



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Design et implémentation d'un module de détection de mouvement sur la carte Microblaze Multimedia de Xilinx**

**2. Description du projet**

CCD, CMOS, Megapixels, etc... Des termes avec lesquels vous êtes plus ou moins familiers. La photographie numérique utilise comme capteur d'images soit CMOS (Complementary Metal Oxide Semiconductor) ou CCD (Charge coupled device). Le CCD est le plus populaire. Ce capteur est composé de pixels qui convertissent les éléments de la lumière en signaux électroniques enregistrés au moyen de puces en tant que données numériques. La technologie CCD exige trois puces différentes pour gérer l'horloge, le traitement du signal et la synchronisation des éléments constituant l'objectif. Elle est également fort exigeante en termes d'énergie. Le CMOS s'impose de plus en plus face au CCD puisqu'elle est plus compacte et permet d'augmenter la capacité de traitement de la lumière. Le CMOS capte la lumière de la même façon qu'un CCD mais là s'arrêtent les similitudes car le CMOS effectue le tout sur une même puce. Il est ainsi plus compact et plus léger.

L'étudiant doit se familiariser avec les deux types de capteur, choisir celui qui lui semble le meilleur et implémenter en C et/ou VHDL un module de détection de mouvement sur la carte Microblaze Multimedia de Xilinx.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les deux types de capteur CCD, CMOS,
- Choix du meilleur capteur pour implémentation,
- Implantation avec C et/ou VHDL d'un module de détection de mouvement,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation en C
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL
- Traitement du signal et être familier avec Matlab
- Respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : ____ prof. Ahmed Lakhassi ____	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Design et implémentation sur FPGA d'un module de conversion numérique NTSC, PAL et SECAM**

**2. Description du projet**

L'évolution dans les technologies microélectroniques permet le prototypage rapide des circuits numériques à grande complexité. Par conséquent, il est possible de tester rapidement la validité de concepts architecturaux nouveaux. Ainsi, l'implémentation complète d'un processeur sur des circuits FPGA est aujourd'hui à notre portée, entraînant ainsi plus de possibilités d'évaluation que celles offertes par des simulateurs logiciels.

Les nouvelles caméras numériques offrent des sorties analogiques qui permettent de visualiser leur contenu sur une télévision. Parmi les options offertes figurent le choix entre une sortie NTSC, PAL et SECAM. L'étudiant doit se familiariser avec les trois formats standards pour la télévision, proposer un module en VHDL de conversion entre deux de ces standards et l'implémenter. À l'aide d'un graveur DVD l'étudiant pourra tester l'introduction de la protection contre la copie pour la calibration de son module de conversion.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les standards NTSC, PAL et SECAM
- Identification des éléments nécessaires pour la conversion
- Implantation avec C et/ou VHDL d'un module de conversion entre deux de ces standards et l'implémenter sur la carte Microblaze Multimedia de Xilinx.
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.
- Familiarisation avec les concepts de protection de copie insérés par les graveurs DVD.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation en C
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Utilisation du Graveur DVD (Pioneer DVR-640H-S) et protection contre la copie
- Connaissance du langage VHDL
- Traitement du signal et être familier avec Matlab
- Respecter les principes pour coder avec une philosophie de « design reuse »

<b>Proposé par : Professeur ou représentant industriel : ____ prof. Ahmed Lakhsasi ____</b>	<b>Coordonnateur des projets en génie:</b>	<b>Signature de l'étudiant :</b>
<b>Signature du proposeur</b> <b>Date</b>	<b>Signature du coordonnateur</b> <b>Date</b>	<b>Signature de l'étudiant</b> <b>Date</b>



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Design et implémentation d'un algorithme de traitement d'images sur la carte Microblaze Multimedia de Xilinx**

**2. Description du projet**

Les progrès accomplis dans le domaine des systèmes numériques programmable (FPGA) au cours des dernières années a été tout à fait fulgurant. La capacité actuelle des circuits FPGA (plusieurs millions de portes) permet le prototypage rapide des systèmes complexe. Sans aucun doute le domaine de traitement des images va profiter de cette avancé. Ainsi, l'avantage indéniable de la rapidité avec laquelle un algorithme de traitement implanté sur FPGA pourra dépasser largement les performances des logiciels de traitement d'images.

Le projet proposé consiste à faire le design et l'implémentation d'un algorithme de traitement d'images sur la carte Microblaze Multimedia de Xilinx. L'étudiant doit concevoir et implémenter de façon modulaire des blocs de traitement d'image effectuant chacun une partie du processus. Ces blocs doivent être interchangeables de façon à pouvoir créer les effets voulus. Les effets voulus au niveau de chaque pixel : Ajout d'une constante, Soustraction d'une constante, ET et OU logique avec une valeur, Etc... Alors que les effets voulus au niveau de l'image sont : Addition de deux images, Soustraction de deux images, XOR, Convolution de deux images, Définition des contours (sharpen).

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions de traitement d'images,
- Implantation modulaire des blocs de traitement d'image effectuant chacun une partie du processus,
- Implantation avec C et/ou VHDL des blocs interchangeables de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation en C
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL
- Traitement d'image et être familier avec Matlab
- Respecter les principes pour coder avec une philosophie de « design reuse »

<b>Proposé par : Professeur ou représentant industriel : _____ prof. Ahmed Lakharsi _____</b>	<b>Coordonnateur des projets en génie:</b>	<b>Signature de l'étudiant :</b>
<b>Signature du proposeur</b>	<b>Signature du coordonnateur</b>	<b>Signature de l'étudiant</b>
<b>Date</b>	<b>Date</b>	<b>Date</b>



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Conception et implémentation d'un système de surveillance de sécurité pour la détection de mouvement sur une source vidéo**

**2. Description du projet**

Les progrès accomplis dans le domaine des systèmes numériques programmable (FPGA) au cours des dernières années a été tout à fait fulgurant. La capacité actuelle des circuits FPGA (plusieurs millions de portes) permet le prototypage rapide des systèmes complexe. Sans aucun doute le domaine de traitement des images va profiter de cette avancé. Ainsi, l'avantage indéniable de la rapidité avec laquelle un algorithme de traitement implanté sur FPGA pourra dépasser largement les performances des logiciels de traitement d'images. Le projet proposé consiste à faire la conception et l'implémentation d'un système de surveillance de sécurité pour la détection de mouvement sur une source vidéo. L'étudiant doit concevoir et implémenter un système capable de détecter un mouvement (sur une source vidéo), et d'effectuer un zoom numérique sur le centre de mouvement et d'augmenter la définition des contours (sharpen) pour identification précise. Il doit proposer un système de sauvegarde de la séquence d'images tant qu'il y a du mouvement.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions de traitement d'images,
- Implantation modulaire des blocs de détection des mouvements,
- Implantation avec C et/ou VHDL des blocs interchangeable de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation en C
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL
- Traitement d'image et être familier avec Matlab
- Respecter les principes pour coder avec une philosophie de « design reuse »

<b>Proposé par : Professeur ou représentant industriel : ____ prof. Ahmed Lakhsasi ____</b>	<b>Coordonnateur des projets en génie:</b>	<b>Signature de l'étudiant :</b>
<b>Signature du proposeur</b> <b>Date</b>	<b>Signature du coordonnateur</b> <b>Date</b>	<b>Signature de l'étudiant</b> <b>Date</b>



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Conception et implémentation d'un serveur basé sur le Microblaze Multimedia Board de Xilinx**

**2. Description du projet**

L'évolution de l'industrie des circuits intégrés durant la dernière décennie a été tellement rapide qu'il est possible d'intégrer actuellement des systèmes complexes sur une seule puce (SoC, System on Chip). Cette évolution vers des niveaux d'intégration de plus en plus élevés est motivée par les besoins de systèmes de plus en plus performants, légers, compacts et consommant un minimum de puissance. Quand on considère les contraintes de temps d'arrivée au marché, la capacité actuelle des circuits FPGA (plusieurs millions de portes) permet le prototypage rapide des systèmes complexe sur une seule puce. Dû au développement de FPGA toujours plus denses, il est aujourd'hui possible de placer un système complet incluant un microprocesseur, les bus, mémoire et des périphériques sur un même FPGA. Les périphériques peuvent être de nature interface E/S ou MAC Ethernet. On demande à l'étudiant de concevoir et d'implémenter un serveur basé sur le Microblaze Multimedia Board de Xilinx qui répond à des requêtes provenant d'un ordinateur externe. L'ordinateur peut être directement connecté à la carte ou peut communiquer par le biais d'un réseau.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions de réseaux et des serveurs,
- Implantation des périphériques de nature interface E/S ou MAC Ethernet,
- Implantation avec C et/ou VHDL des blocs interchangeable pour un serveur basé sur le Microblaze Multimedia Board de Xilinx,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques en réseau.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation en C
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL
- Être familier avec Matlab
- Réseaux et serveurs,
- Respecter les principes pour coder avec une philosophie de « design reuse »

<b>Proposé par : Professeur ou représentant industriel : ____ prof. Ahmed Lakhsasi ____</b>	<b>Coordonnateur des projets en génie:</b>	<b>Signature de l'étudiant :</b>
<b>Signature du proposeur</b> <b>Date</b>	<b>Signature du coordonnateur</b> <b>Date</b>	<b>Signature de l'étudiant</b> <b>Date</b>



**Université du Québec en Outaouais**

**– Département d'informatique et d'ingénierie –**

C.P. 1250 - Hull - Québec J8X 3X7

Téléphone: (819) 595-3900

Télécopieur: (819) 773-1638

**Hiver 2008**

*Références : LAK-06*

LIMA : Laboratoire d'Ingénierie des Microsystèmes Avancés

**Trimestre, année et références**

## **OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**

### **PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

#### **1. Titre du projet**

**Conception et implémentation d'un module test de la technique de Synchronisation des phases dans une unité complexe de transmission de données.**

#### **2. Description du projet**

Lors de la conception et du design des systèmes digitaux appliqués à la transmission de données, il est souvent requis de faire la synchronisation des données et les signaux d'horloge avec l'horloge interne du système. Cependant, la problématique dans ce cas réside dans le fait que la relation entre l'horloge interne et externe n'est pas connue en général. En effet, cela peut être causé par les délais qui résultent de la variation et des différences entre configurations des cartes utilisées. Pour résoudre ce problème, la méthode basée sur l'échantillonnage des données sur quatre phases différentes de la même horloge permet la sélection des données valide et les synchroniser avec l'horloge du système. Le projet consiste à implanter en technologie FPGA une unité de DCPA (Data to Clock Phase Alignment). Cependant, la vitesse limite sera imposée selon la fréquence limite acceptée par le module DLL (Data Locked Loop) du dispositif de transmission.

#### **3. Objectifs spécifiques du projet :**

- Faire la synthèse et l'implantation d'une unité de synchronisation des phases dans un système complexe de transmission de données.
- Implantation du design sur la carte Altera Nios et configuration complète
- Permettre d'approfondir les aspects reliés aux contraintes spatiales, temporelles et de flexibilité lors de la conception et le design d'un dispositif sur puce électronique.
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

#### **4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte pour l'implémentation des systèmes embarqués Altera Nios Development Kit,
- Maîtrise du langage VHDL
- Être familier avec Matlab/Simulink et la programmation en C
- Altera Quartus II software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : ___ prof. Ahmed Lakhsasi ___	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Conception d'une chaîne d'acquisition et de traitement du comportement thermique appliqué à la microélectronique**

**2. Description du projet**

L'évolution de l'industrie des circuits intégrés (CI) durant la dernière décennie a été tellement rapide qu'il est possible d'intégrer actuellement des systèmes complexes sur une seule puce (SoC, System on Chip). Cette évolution vers des niveaux d'intégration de plus en plus élevés est motivée par les besoins de systèmes de plus en plus performants, et par conséquent dissipant d'énormes densités de puissance. Les conséquences du surchauffe en un point d'un circuit à haute densité, comme les CPU et les circuits mixtes à haute vitesse, peut causer une panne de tout le système à cause du problème de synchronisation d'horloge et les paramètres d'adhésion entre les couches. L'objectif principal du projet concerne la conception et l'implantation d'une chaîne d'acquisition et de traitement du comportement thermique appliqué à la microélectronique.

**3. Objectifs spécifiques du projet :**

- Faire la synthèse et l'implantation d'une chaîne d'acquisition et de traitement du comportement thermique sur la carte Altera Nios et configuration complète
- Permettre d'approfondir les aspects d'acquisition et traitement lors de la conception et le design d'un dispositif sur puce électronique pour les systèmes embarqués.
- Permettre d'approfondir les aspects liés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte pour l'implémentation des systèmes embarqués Altera Nios Development Kit,
- Maîtrise du langage VHDL
- Être familier avec Matlab/Simulink et la programmation en C
- Altera Quartus II software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : ___ prof. Ahmed Lakhsasi ___	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Conception et implémentation d'un module de compression d'images sur FPGA.**

**2. Description du projet**

Le domaine de traitement des images est en pleine expansion. La compression d'images est utilisée dans pratiquement l'ensemble des applications utilisant l'image. En effet, nous constatons une utilisation de plus en plus courante des images numériques pour des fins personnelles ou professionnelles. De plus l'évolution rapide des appareils de visionnement numérique amène de nouveaux usages de la technologie. Actuellement, les standards de compression (JPEG etc..) permettent typiquement de réduire la taille tout en maintenant la qualité perceptuelle mais ceci s'accompagne d'un délai accru, inacceptable pour plusieurs applications. L'objectif principal du projet concerne la conception, l'implémentation matérielle et le test d'un module de compression d'images sur FPGA.

**3. Objectifs spécifiques du projet :**

- Faire la synthèse et l'implantation d'un module de compression d'images sur la carte Microblaze Multimedia de Xilinx et configuration complète.
- Familiarisation avec les notions de traitement d'images,
- Implantation avec C et/ou VHDL des blocs interchangeable de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx,
- Maîtrise du langage VHDL
- Être familier avec Matlab/Simulink et la programmation en C
- Xilinx ISE (Foundation) software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse

Proposé par : Professeur ou représentant industriel : _____ prof. Ahmed Lakhsasi _____	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date





**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
<small>NO(S) DU COURS</small>	<small>TITRE DES COURS</small>	<small>NIVEAU</small>

**1. Titre du projet**

**Conception et implémentation d'un module d'acquisition et de traitement d'images sur FPGA.**

**2. Description du projet**

La commodité des « caméra-cellulaires » est un phénomène dont les commerçants tardent à profiter. Il serait intéressant pour un usager de pouvoir prendre une image d'un produit à partir de son cellulaire et de pouvoir y retrouver toutes les spécifications du produit sans avoir à chercher. Le défi serait de pouvoir retrouver et décoder le « métadatas » visuel spécifié par le commerçant peu importe l'angle, le contraste, la taille, la qualité de l'image, etc.. Une méthode robuste à ces différents obstacles devrait être développée pour peut-être voir à l'avènement d'un nouveau standard de marketing. Dans une première phase de réalisation du projet l'objectif principal est de faire la conception et l'implémentation d'un module d'acquisition et de traitement d'images sur FPGA.

**3. Objectifs spécifiques du projet :**

- Faire la synthèse et l'implantation d'un module d'acquisition et de traitement d'images sur FPGA sur la carte Microblaze Multimedia de Xilinx et configuration complète.
- Familiarisation avec les notions de d'acquisition et traitement d'images,
- Implantation avec C et/ou VHDL des blocs interchangeable de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx,
- Maîtrise du langage VHDL
- Être familier avec Matlab/Simulink et la programmation en C
- Xilinx ISE (Foundation) software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse

<b>Proposé par : Professeur ou représentant industriel : _____ prof. Ahmed Lakhsasi _____</b>	<b>Coordonnateur des projets en génie:</b>	<b>Signature de l'étudiant :</b>
<b>Signature du proposeur</b> <span style="float: right;"><b>Date</b></span>	<b>Signature du coordonnateur</b> <span style="float: right;"><b>Date</b></span>	<b>Signature de l'étudiant</b> <span style="float: right;"><b>Date</b></span>



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Conception d'une carte entrées/sorties (IO) et de l'interface correspondante pour une plate-forme de développement FPGA (Digilent D2SB)**

**2. Description du projet**

Dans le domaine du prototypage rapide des systèmes numériques le choix de la plateforme d'implémentation devient très critique durant les étapes du test et de la validation. La disponibilité sur le marché des cartes de prototypage très performantes et coûteuses ne représentent pas forcément une solution idéale pour une application donnée. Dans la pratique les interfaces de communication et d'affichage sont très limitées. L'objectif principal du projet concerne la conception d'une carte entrées/sorties (IO) et de l'interface correspondante pour une plate-forme de développement FPGA. Ce qui devrait permettre la saisie des différents types d'entrées USB, RCA, clavier alphanumérique-numérique, interrupteurs etc. et permettre l'affichage sur un dispositif plus convivial (écran LCD, VGA etc.).

**3. Objectifs spécifiques du projet :**

- Développement de la carte d'entrées sorties, ainsi que des interfaces associées pour la carte Digilent D2SB construite autour de FPGA Xilinx Spartan 2E 200.
- Familiarisation avec les notions de d'acquisition et traitement d'images,
- Implantation avec C et/ou VHDL des blocs interchangeable de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte Digilent D2SB construite autour de FPGA Xilinx Spartan 2E 200.
- Les signaux RBV en 8 bits
- Maîtrise du langage VHDL
- Être familier avec Matlab/Simulink et la programmation en C
- Xilinx ISE (Foundation) software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse

Proposé par : Professeur ou représentant industriel : <u>      </u> prof. Ahmed Lakhsasi <u>      </u>	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Conception d'une carte entrées/sorties (IO) et de l'interface correspondante pour une plate-forme de développement FPGA (Insight Virtex II 1000)**

**2. Description du projet**

Dans le domaine du prototypage rapide des systèmes numériques le choix de la plateforme d'implémentation devient très critique durant les étapes du test et de la validation. La disponibilité sur le marché des cartes de prototypage très performantes et coûteuses ne représentent pas forcément une solution idéale pour une application donnée. Dans la pratique les interfaces de communication et d'affichage sont très limitées. L'objectif principal du projet concerne la conception d'une carte entrées/sorties (IO) et de l'interface correspondante pour une plate-forme de développement FPGA. Ce qui devrait permettre la saisie des différents types d'entrées USB, RCA, clavier alphanumérique-numérique, interrupteurs etc. et permettre l'affichage sur un dispositif plus convivial (écran LCD, VGA etc.).

**3. Objectifs spécifiques du projet :**

- Développement de la carte d'entrées sorties, ainsi que des interfaces associées pour la carte Insight construite autour de FPGA Xilinx Virtex II 1000.
- Familiarisation avec les notions de d'acquisition et traitement d'images,
- Implantation avec C et/ou VHDL des blocs interchangeable de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Le projet sera réalisé sur la carte Insight construite autour de FPGA Xilinx Virtex II 1000.
- Être familier avec Matlab/Simulink et la programmation en C
- Les signaux RBV en 8 bits
- Xilinx ISE (Foundation) software pour design et implémentation.
- Respecter les principes pour coder avec une philosophie de « design reuse

Proposé par : Professeur ou représentant industriel : <u>      </u> <b>prof. Ahmed Lakhsasi</b> <u>      </u>	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Date	Signature du coordonnateur
		Date
		Signature de l'étudiant
		Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Design et implémentation d'un module de traitement d'images thermiques sur la carte Microblaze Multimedia de Xilinx**

**2. Description du projet**

Malgré le développement et la rapidité de plus en plus croissante des ordinateurs, il y a toujours des applications de traitement d'images nécessitant de plus en plus de rapidité. Les progrès accomplis dans le domaine des systèmes numériques programmable (FPGA) au cours des dernières années a été tout à fait fulgurant. La capacité actuelle des circuits FPGA (plusieurs millions de portes) permet le prototypage rapide des systèmes complexe et un gain en rapidité jusqu'à 1000 fois pour un algorithme de traitement d'image sur Pentium. Sans aucun doute le domaine de traitement des images va profiter de cette avancé. Ainsi, l'avantage indéniable de la rapidité avec laquelle un algorithme de traitement implanté sur FPGA permettra de satisfaire les applications nécessitant des performances dépassant largement les performances des logiciels de traitement d'images (traitement d'imagerie thermique, biomédicale, biométrie etc.). Le projet proposé consiste à faire le design et l'implémentation d'un module de traitement d'images thermiques sur la carte Microblaze Multimedia de Xilinx. L'étudiant doit concevoir et implémenter de façon modulaire des blocs de traitement d'image effectuant chacun une partie du processus. Ces blocs doivent être interchangeables de façon à pouvoir créer les effets voulus. Les effets voulus au niveau de l'image : détection des pics thermiques, localisation des sources de chaleurs.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions de traitement d'images,
- Implantation modulaire des blocs de traitement d'image effectuant chacun une partie du processus,
- Implantation avec C et/ou VHDL des blocs interchangeables de façon à pouvoir créer les effets voulus,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Traitement d'image et être familier avec Matlab/Simulink
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL
- Respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : ____ prof. Ahmed Lakhssassi ____	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023, Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Design et implémentation sur FPGA d'un module de conversion DAC reconfigurable pour les applications embarquées**

**2. Description du projet**

Les progrès accomplis dans le domaine des systèmes numériques programmables au cours des dernières années a été tout à fait fulgurant. Les FPGA (Field Programmable Gate Arrays) sont capables de surpasser les avantages technologiques des circuits VLSI en ce qui concerne le temps de mise en marché, faible coût pour des petites quantités et une réduction dramatique du temps de développement. Plusieurs systèmes numériques de contrôle et de traitement du signal nécessitent des convertisseurs de données pour fournir une sortie analogique à partir d'un système numérique. Dans le cas de ces systèmes, un convertisseur DAC (Digital to Analog Converter) hors chip est normalement utilisé pour effectuer cette tâche. Bien que les FPGA puissent à première vue sembler non souhaitable pour l'implémentation des composants analogiques comme un DAC, leurs architectures conviennent très bien pour les convertisseurs delta-sigma ( $\Delta\Sigma$ ) où ils sont principalement numériques. La flexibilité d'incorporer des DAC dans des designs sur FPGA permet un haut niveau d'intégration, une réduction du coût et d'espace sur les cartes et une réduction de la puissance consommée. De plus les FPGA sont un excellent environnement de prototypage pour le design des convertisseurs delta-sigma. Le projet proposé consiste à faire le design et l'implémentation d'un module de conversion DAC reconfigurable pour les applications embarquées sur la carte Altera Nios Development Kit, Stratix Professional Edition.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions de convertisseur DAC (Digital to Analog Converter),
- Design et implantation modulaire des blocs reconfigurables de conversion (Sigma-Delta Modulator (SDM) 3<sup>e</sup> ou 5<sup>e</sup> ordre permettant des entrées de longueurs variables,
- Implantation avec VHDL du convertisseur DAC,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Familier avec Matlab/Simulink
- Le projet sera réalisé sur la carte Altera Nios Development Kit, Stratix Professional Edition
- Connaissance du langage VHDL et respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : <u>prof. Ahmed Lakhssassi</u>	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**OFFRE DE SUJET POUR PROJETS OU STAGES EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023,</b> <b>Stages</b>	<b>STAGES, PROJET DE FIN D'ÉTUDES I OU II,</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Design et implémentation sur FPGA d'un réseau reconfigurable de détection de pics thermiques pour les circuits de haute densité**

**2. Description du projet**

L'évolution de l'industrie des circuits intégrés durant la dernière décennie a été tellement rapide qu'il est possible d'intégrer actuellement des systèmes complexes sur une seule puce SoC (System on Chip). Cette évolution vers des niveaux d'intégration de plus en plus élevés est motivée par les besoins de systèmes de plus en plus performants, légers, compacts et consommant un minimum de puissance. Cependant, l'accroissement de la densité de puissance dissipée a amené des problèmes thermiques considérables. L'effet principal de l'absence d'une bonne gestion de la dynamique thermique est la dégradation graduelle et continue de la qualité de la performance ainsi que des effets directs sur la durée de vie des microsystèmes VLSI. Les progrès accomplis dans le domaine des systèmes numériques programmable FPGA au cours des dernières années a été tout à fait fulgurant. La vérification thermique à l'intérieur (jonction) des microsystèmes complexe peut aider le concepteur d'identifier si un module fonctionne au-delà de ses spécifications. Une méthode simple consiste à extraire la fréquence de sortie d'un réseau d'oscillateurs en anneau RO (Ring Oscillator) préalablement distribué sur la grandeur du dé formant la puce. De plus, aucun capteur extérieur ni région analogique sont nécessaires. Ainsi, le réseau de RO peut fournir des mesures de la température de fonctionnement actuelle sur la grandeur de la puce pour permettre l'établissement d'une cartographie thermique du chip. Le projet proposé consiste à faire le design et l'implémentation sur FPGA d'un réseau reconfigurable de détection de pics thermiques pour les circuits de haute densité.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les notions d'oscillateurs en anneau RO (Ring Oscillator)
- Configuration et implantation d'une cellule RO incluant le compteur
- Implantation avec VHDL, synthèse, placement et routage,
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Familier avec Matlab/Simulink
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL et respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : <u>prof. Ahmed Lakhssassi</u>	Coordonnateur des projets en génie:	Signature de l'étudiant :
Signature du proposeur	Signature du coordonnateur	Signature de l'étudiant
Date	Date	Date



**Université du Québec en Outaouais**  
 – Département d'informatique et d'ingénierie –  
 C.P. 1250 - Hull - Québec J8X 3X7  
 Téléphone: (819) 595-3900  
 Télécopieur: (819) 773-1638

Programme de Génie Informatique 7643

**Hiver 2008**

*Références : LAK-15*

**Trimestre, année et références**

**OFFRE DE SUJET POUR PROJETS EN GÉNIE**  
**PREMIER CYCLE**

<b>GEN-5002, GEN5023</b>	<b>PROJET DE FIN D'ÉTUDES I, II ET STAGE-PROJET I, II</b>	<b>3<sup>e</sup> - 4<sup>e</sup> Année</b>
NO(S) DU COURS	TITRE DES COURS	NIVEAU

**1. Titre du projet**

**Implémentation d'un module de contrôle dans l'environnement SystemGenerator-Matlab-Simulink.**

**2. Description du projet**

Dans le domaine de la robotique le problème de la friction dans les articulations flexibles est très critique. La solution requise réside dans la conception d'une loi de commande pour résoudre les problèmes associés aux effets des non-linéarités des termes de friction dans une articulation flexible. L'étudiant doit se familiariser avec les modèles développés à base des réseaux de neurones artificiels (RNA), choisir celui qui lui semble le meilleur et l'implémenter dans un module dans l'environnement SystemGenerator-Matlab-Simulink.

**3. Objectifs spécifiques du projet :**

- Familiarisation avec les lois de commande et réseau de neurones artificiel pour résoudre les problèmes de contrôle
- Choix du meilleur modèle pour implémentation,
- Implantation d'un module dans l'environnement SystemGenerator-Matlab-Simulink.
- Permettre d'approfondir les aspects reliés à l'implantation matérielle lors du prototypage rapide dans le domaine des systèmes numériques.

**4. Exigences particulières : moyens requis, coût, particularités, etc..**

- Connaissance de la programmation dans Matlab-Simulink
- Le projet sera réalisé sur la carte Microblaze Multimedia de Xilinx ou ML310
- Connaissance du langage VHDL et SystemGenerator
- Traitement du signal et être familier avec Matlab
- Respecter les principes pour coder avec une philosophie de « design reuse »

Proposé par : Professeur ou représentant industriel : <u>prof. Ahmed Lakhsasi</u>	Coordonnateur des projets en génie: <u>prof. Nadia Baaziz</u>	Signature de l'étudiant : <u>Moulaye El Hacem Ould Hamoni</u>
<i>Ahmed Lakhsasi</i> 18-01-2008		
Signature du proposeur Date	Signature du coordonnateur Date	Signature de l'étudiant Date